

Изобретение относится к вычислительной технике и микроэлектронике и может быть применено при производстве и эксплуатации сверхбольших интегральных схем, снабженные компактными средствами тестирования и диагностики.

Устройство с входом сброса 6 и тактовым входом 7 содержит регистр синхронизации 1, счетчик 2, оперативное запоминающее устройство 3, сумматор по модулю φ 4, группу регистров 5, коммутатор 8, логический блок И 9, три логических блока ИЛИ 10,11,12.